



**Specifikace společného rozhraní
pro podmíněný přístup a jiná použití
dekodéru digitálního televizního vysílání**

**ČSN
EN 50221
OPRAVA 1
36 7525**

idt EN 50221:1997/Cor.:2000-02

Corrigendum

Tato oprava je českou verzí opravy EN 50221:1997/Cor.:2000-02.

This Corrigendum is the Czech version of the European Standard EN 50221:1997/Cor.:2000-02.

Národní předmluva

ČSN EN 50221 (36 7525) Specifikace společného rozhraní pro podmíněný přístup a jiná použití dekodéru digitálního televizního vysílání z ledna 2000 se opravuje takto:

Vypracování opravy normy

Zpracovatel: JANATA electronics, IČO 48571580, Ing. Milan Janata

Technická normalizační komise: TNK 87 Audiovizuální technika

Pracovník Českého normalizačního institutu: Ing. Jiří Šplíchal

Překlad textu EN 50221:1997/Cor.:2000-02

POZNÁMKA Náhrada článků v této opravě opravuje chybu v informaci o metaformátu PC karet a přizpůsobuje text EN 50221:1997 univerzální praxi průmyslu při používání přerušení pro moduly I/O.

Článek 5.4.2 se nahradí takto:

5.4.2 Data a spojení příkazové logiky

Fyzická vrstva musí podporovat nezávislá obousměrná logická spojení pro transportní tok a pro příkazy.

Rozhraní transportního toku musí přijmout transportní tok MPEG-2 sestávající ze sekvence transportních paketů, buď souvislých nebo oddělených nulovými daty. Zpětný transportní tok může mít některé z přicházejících transportních paketů vrácené v deskramblovaném tvaru. Rozhraní transportního toku je předmětem následujících omezení:

- 1 Když je modul zdrojem transportního toku, musí jeho výstup splňovat ISO/IEC 13818-9.
- 2 Každý výstupní paket musí být souvislý, je-li modul zdrojem paketu nebo je vstupní paket souvislý.
- 3 Modul musí vnášet konstantní zpoždění, je-li zpracováván vstupní transportní paket, s maximální změnou zpoždění (t_{mdv}) uplatněnou na libovolný byte daný následujícím výrazem:

$$t_{mdv_{max}} = (n * TMCLKI) + (2 * TMCLKO)$$

a

$$t_{mdv_{max}} \leq 1 \mu s, \text{ když } n = 0$$

kde

tmdv je změna zpoždění modulu

n počet mezer přítomných v odpovídajícím vstupním transportním paketu

TMCLKI perioda hodin vstupních dat

TMCLKO perioda hodin výstupních dat

- „Mezera“ je definována jednou vzestupnou hranou MCLKI pro kterou je signál MIVAL neaktivní. „mezera“ je vždy dlouhá jeden byte. Několik „mezer“ může být souvislých.
 - Důrazně se doporučuje, aby všechny hostitelské systémy přenášely na výstupu souvislé transportní pakety.
 - Hostitelské systémy mohou mít na výstupu nesouvislé transportní pakety, jestliže implementují méně než 3 zásuvky společného rozhraní.
 - Počet „vnitřních mezer“ paketu se může značně měnit.
- 4 Pro podporu Nm modulů by měl být navržen volný CI hostitelský systém. Nm je větší z čísel ze zásuvek CI implementovaných hostitelským systémem nebo 16. To by mělo tolerovat fázový neklid pocházející z Nm modulů a fázový neklid ve vstupním transportním toku. Nejhorší případ fázového neklidu může vzniknout buď z vlastního vstupu hostitelského systému po němž následují Nm moduly nebo vstupního modulu vyhovujícího výstupu ISO /IEC 13818-9 následovanému (Nm - 1) modulu.
- 5 Všechna rozhraní musí podporovat průměrnou rychlost dat alespoň 58 Mb/s zprůměrovanou za periodu mezi synchronizačními byty po sobě jdoucích transportních paketů.
- 6 Všechna rozhraní musí podporovat přenos bytů minimálně s hodinovou periodou 110 ns.

Příkazové rozhraní musí přenášet příkazy podle definice příslušné části transportní vrstvy této specifikace v obou směrech. Rychlost dat podporovaná v obou směrech musí být alespoň 3,5 Mb/s.

Příloha A, článek A.2.2.1 se nahradí následujícím:

A.2.2.1 Popis rozhraní hardwaru

Rozhraní hardwaru sestává z několika registrů zabírajících adresový prostor 4 bytů na rozhraní PC karty. Bytový offset 0 je datový registr. Ten je čten při přenosu dat z modulu a zapisován při přenosu dat do modulu. Na bytu offset 1 jsou řídicí registr a registr statusu. Operace čtení na offsetu 1 čte registr statusu a operace zápis na offsetu 1 zapisuje do řídicího registru. Registr velikosti je 16bitový registr na bytových offsetech 2 a 3. Offset 2 je nejméně významnou polovinou a offset 3 nejméně významnější polovinou. Matice registrů je uvedena na obrázku A.2.

Rozhraním jsou dekódovány pouze dva adresové řádky, A0 a A1. Projektant hostitelského systému má volnost kam umístit tento blok 4 bytů v prostoru jeho vlastní adresy pomocí vhodného dekódování nebo mapování jiných adresových řádků v rozsahu hostitelského systému.

Offset	Registr
0	Datový registr
1	Registr příkazů/statusu
2	Registr velikosti (LS)
3	Registr velikosti (MS)

Obrázek A.2 - Matice registrů hardwarového rozhraní

Registr statusu vypadá takto:

bit	7	6	5	4	3	2	1	0
	DA	FR	R	R	R	R	WE	RE

DA (data dostupná) je nastaven na '1' když má modul nějaká data k vyslání hostitelskému systému. FR (volný) je nastaven na '1' když je modul připraven přijmout data z hostitelského systému a na závěr nulovacího cyklu iniciovaného buď nulováním hardwarového modulu nebo příkazem RS.

R udává rezervní bity. Čtou se jako nuly.

WE (chyba zápisu) a RE (chyba čtení) se použijí pro indikaci chyb délky při operacích čtení nebo zápisu.

Registr příkazů vypadá takto:

bit	7	6	5	4	3	2	1	0
	DAIE	FRIE	R	R	RS	SR	SW	HC

DAIE je nastaven na '1', aby se umožnilo signálu DA potvrdit signál IREQ# na rozhraní PC karty.

FRIE je nastaven na '1', aby se umožnilo signálu FR potvrdit signál IREQ# na rozhraní PC karty.

RS (nulování) je nastaven na '1' pro vynulování rozhraní. Nenuluje celý modul.

SR (velikost čtení) je nastaven na '1', aby modul poskytl maximální velikost vyrovnávací paměti. Po přesunu dat je hostitelským systémem nastaven na '0'.

SW (velikost zápisu) je nastaven na '1', aby řekl modulu jakou velikost vyrovnávací paměti použít. Po přesunu dat je hostitelským systémem nastaven na '0'.

HC (hostitelské řízení) je před zahájením sekvence zápisu dat hostitelským systémem nastaven na '1'. Po přesunu dat je hostitelským systémem nastaven na '0'.

R udává rezervní bity. Musí být vždy zapsány jako nuly.

A.2.2.1.1 Inicializace

Během inicializace modulu a v ostatních časech, jestliže se vyskytne chyba, potřebuje hostitelský systém být schopen vynulovat rozhraní. To provede zápisem '1' do RS bitu v řídicím registru a opětovným zápisem '0' do RS bitu. Musí se zaručit minimálně 40 μ s délka impulsu. Modul vymazává všechna data v jeho vyrovnávací(ch) paměti(tech) dat a nastavuje rozhraní tak, aby mohlo vytvořit protokol dohody velikosti vyrovnávací paměti. Modul signalizuje, že operace nulování je dokončena nastavením bitu FR na '1'.

Po inicializaci musí hostitelský systém nalézt velikost vnitřní vyrovnávací paměti modulu pomocí činnosti protokolu dohody velikosti vyrovnávací paměti. Ani hostitelský systém ani modul nemohou používat rozhraní pro přesun dat dokud tento protokol není dokončen. Hostitelský systém začíná jednání zápisem '1' do bitu SR v řídicím registru, vyčkáním až bude nastaven bit DA a potom čtením velikosti vyrovnávací paměti k operaci přesunu z modulu do hostitelského systému, jak je popsáno dále. Na konci operace přesunu hostitelský systém nastaví bit SR na '0'. Vracená data budou 2bytová s nejvýznamnějším bytem jako prvním. Moduly musí podporovat minimální velikost vyrovnávací paměti 16 bytů. Maximum je nastaveno omezením registru velikosti (65 535 bytů). Aby se lépe využila, může mít podobné omezení velikosti vyrovnávací paměti i hostitelský systém. Hostitelský systém musí podporovat velikost vyrovnávací paměti 256 bytů, ale může to být až 65 535 bytů. Po přečtení velikosti vyrovnávací paměti, kterou může modul podporovat, zabírá hostitelský systém nižší ze své vlastní části vyrovnávací paměti a modul velikost vyrovnávací paměti. Bude to velikost vyrovnávací paměti použitá pro všechny následující přesuny mezi hostitelským systémem a modulem. Hostitelský systém nyní říká modulu, aby použil tuto velikost vyrovnávací paměti zapsáním '1' do bitu SW v příkazovém registru, čeká dokud se nenastaví bit FR a potom zapíše velikost jako 2bytová data přičemž je nejvýznamnější byte jako první a používá při tom operaci přesunu hostitelský systém do modulu, která je popsána dále. Na konci přesunu nastaví hostitelský systém bit SW na '0'. Použije se dohodnutá velikost vyrovnávací paměti pro oba směry toku dat rovněž v implementacích se zdvojenou vyrovnávací paměti.

A.2.2.1.2 Přesuny od hostitelského systému k modulu

Hostitelský systém nastaví bit HC a potom testuje bit FR. Je-li FR '0' je rozhraní obsazeno a hostitelský systém musí vynulovat HC a čekat na periodu před opakováním testu. Je-li FR '1', hostitelský systém zapíše počet bytů, které si přeje zaslat do modulu v registru velikosti a potom zapíše počet datových bytů do datového registru. Tento vícenásobný zápis nesmí být přerušen žádnou jinou operací na rozhraní kromě čtení registru statusu. Když je zapsán první byte, modul nastaví WE na '1' a FR na '0'. Během přesunu zůstává bit WE na '1' dokud není zapsán poslední byte a v tomto okamžiku se nastaví na '0'.

Jsou-li zapsány jakékoliv další byty je WE nastaveno na '1'. Na konci přesunu hostitelský systém vynuluje bit HC tak, že do něj zapíše '0'.

Před inicializací cyklu hostitelský systém-modul testuje hostitelský systém bit DA, aby se vyvaroval úplného zastavení činnosti v případě implementace jednoduché vyrovnávací paměti v modulu.

Tato část kódu C ilustruje proces na hostitelské straně:

```
if (Status_reg & 0x80) /*jdi na přesun modul-hostitelský systém (viz dále)*/
Command_Reg = 0x01;
if (Status_reg & 0x40) {
    Size_Reg [0] = bsize & 0xFF;
    Size_Reg [1] = bsize >> 8;
    for (i=0; i<bsize; i++)
        Data_Reg = write_buf [i];
}
Command_Reg = 0x00;
```

A.2.2.1.3 Přesuny od modulu k hostitelskému systému

Hostitelský systém čeká na přerušení DA nebo testuje DA bit v registru statusu. Je-li DA '1' čte hostitelský systém registr velikosti, aby našel kolik dat se má přesunout. Potom čte tento počet datových bytů z datového registru. Toto vícenásobné čtení nesmí být přerušeno žádnou jinou operací kromě čtení registru statusu. Když se přečte první byte, nastaví modul RE na '1' a DA nastaví na '0'. Během přesunu zůstává bit RE na '1' dokud se nepřečte poslední byte, potom se nastaví na '0'. Jestliže jsou čteny jakékoliv jiné byty, nastaví se bit RE na '1'. Tento kód C ilustruje proces na hostitelské straně:

```
if (Status_reg & 0x80)
    bsize = Size_Reg [0] | Size_Reg [1] << 8;
    for (i=0; i<bsize; i++)
        read_buf [i] = Data_Reg;
}
```

Byty registru velikosti lze číst nebo zapisovat v libovolném pořadí.

A.2.2.1.4 Přerušení

Podpora přerušení moduly je závazná. Hostitelský systém může použít řízení přerušení I/O nebo zvolit I/O podle toho, jak se požaduje. Operace přerušení je následující:

Je-li potvrzen buď DA nebo FR a je vyslán příslušný bit 'přerušení povoleno', bude potvrzeno IREQ#. Vyvolá se rutina přerušení, která potom přezkouší oba bity statusu a provede příslušnou akci. Je-li hostitelský systém testován, musí být připraven nalézt nulovací FR bit přesto, že bylo přerušení objeveno a jako v návrhu s jednou vyrovnávací pamětí může modul požadovat volnou vyrovnávací paměť předtím, než je přerušení provedeno.

Příloha A, článek A.5.5.4 se nahradí následujícím:

A.5.5.4 Popis signálu

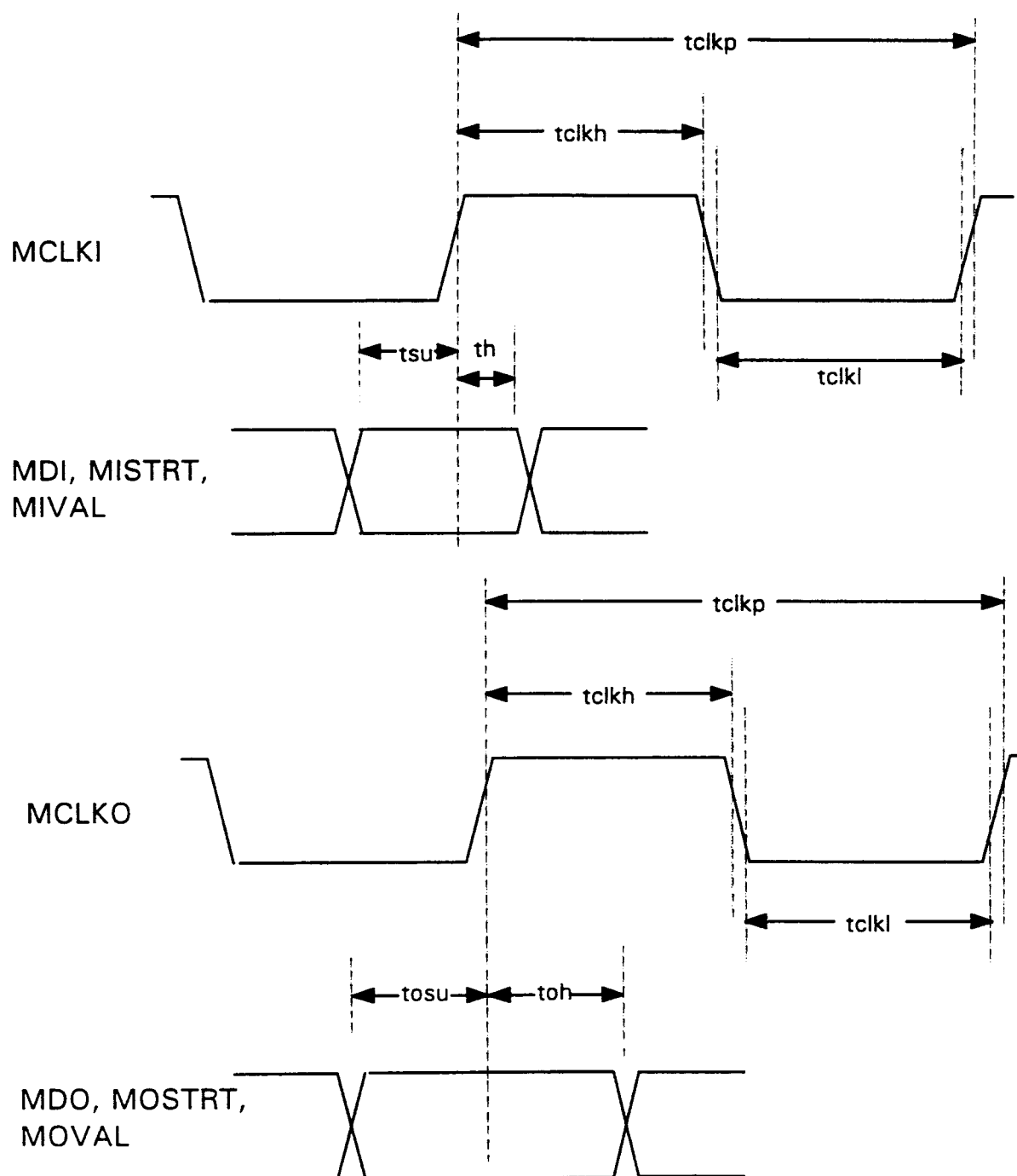
Použijí se články 4.4, 4.6 a 4.7 ze [6]. Specifikaci doplňují také následující informace:

Poskytnou se vstupní a výstupní sběrnice rozhraní přenosového toku MPEG-2 (MDI0-7, MDO0-7). Také se poskytnou řídicí signály MCLKI, MCLKO, MISTRT, MIVAL, MOSTRT, MOVAL.

MCLKI běží na rychlosti na které jsou nabízeny byty k modulu MDI0-7. MCLKO běží na rychlosti na které jsou nabízeny byty modulem MDO0-7. Pro moduly, které procházejí přenosovým tokem, potom bude MCLKO ve většině případů verze MCLKI uloženou do vyrovnávací paměti s malým zpožděním. Pro moduly kde vznikají data, např. oddělitelný vstup nebo síťové spojení, může být potom MCLKO odvozen ze zdroje dat. Obrázek A.18 ukazuje vzájemné časování datových signálů přidružených k rozhraní přenosového toku MPEG-2 a MCLKI, MCLKO a tabulka A.18 uvádí meze těchto vzájemných časovacích vztahů. Je třeba poznamenat, že specifikaci mezí pro časování na výstupu lze dosáhnout snadno generováním výstupu ze sestupné hrany MCLKO. Pro zpoždění mezi MCLKI a MCLKO není žádná specifikace. V případě, že modul poskytuje svoje vlastní MCLKO, nemusí mít stejný kmitočet. Hostitelský systém bude

dále předávat MCLKO z jednoho modulu k MCLKI dalšího modulu tam, kde podporuje vícenásobné zásuvky společného rozhraní a referenční hodiny přenosového toku pro zbytek hostitelského systému musí být odvozeny z koncové zásuvky MCLKO v řetězu. Jak MCLKI tak MCLKO musí být souvislé. Neuvažuje se řídit hodinovými impulsy přenosový blok. Dávkovaná data jsou zpracovávána za použití příslušného MIVAL a MOVAL.

MISTRT je platné během prvního bytu každého přenosového paketu na MDI0-7. Časování na hranu tohoto signálu musí být stejné jako pro MDI0-7.



Obrázek A.18 - Vztahy časování signálů rozhraní transportního toku

Tabulka A.18 - Meze vzájemného časování

Položka	Symbol	Minimálně	Maximálně
Perioda hodin	tclkp	111 ns	
Vysoká hodnota času MCLKI	tclkh	20 ns	
Nízká hodnota času MCLKI	tclkl	20 ns	
Vysoká hodnota času MCLKO	tclkh	40 ns	
Nízká hodnota času MCLKO	tclkl	40 ns	
Nastavení vstupu dat	tsu	15 ns	
Držení vstupu dat	th	10 ns	
Nastavení výstupu dat	tosu	20 ns	
Držení výstupu dat	toh	15 ns	

MIVAL udává platné datové byty na MDIO-7. Všechny byty přenosového paketu musí být, pokud jde o čas, za sebou jdoucí. V tom případě bude MIVAL mít hodnotu logické 1 po celou dobu trvání přenosového paketu. Některé přijaté způsoby časování hostitelského systému mohou vyžadovat přítomnost časových mezer o trvání jednoho nebo více bytů mezi po sobě jdoucími a/nebo mezi přenosovými pakety. V tom případě MIVAL přejde na dobu trvání jednoho nebo více bytů na logickou nulu, aby indikoval datové byty, které by měly být ignorovány.

MDO0-7 je výstupní sběrnice rozhraní přenosového toku pro MPEG-2. Tam, kde JE MCLKO odvozeno z MCLKI a data na MDO0-7 jsou proporcionálně zpožděna a mohou být deskramblována verzí dat na MDIO-7, musí být vzájemné časové vztahy mezi vstupními daty a výstupními daty řízeny pravidly podle 5.4.2 této specifikace.

MOSTRT je platný během prvního bytu výstupního přenosového paketu.

MOVAL udává platnost bytů na MDO0-7 podobným způsobem jako k MIVAL. MOVAL nemusí být nutně časově zpožděnou verzí MIVAL (viz 5.4.2 této specifikace).

Podpora žádostí o přerušení moduly, jak je definována v článku 4.4.7 ze [6] je závazná. Hostitelský systém může použít přerušení nebo volbu, podle toho, co se požaduje. Kdykoliv modul odpovídá na operaci I/O musí uplatnit INPACK# (viz článek 4.4.22 ze [6]).

Příloha A, článek A.5.5.7 se nahradí následujícím:

A.5.5.7 Elektrické rozhraní

Specifikace příkazového rozhraní DVB musí používat úrovně napěťových mezí logických napětí podle definice v následující tabulce:

Stejnoseměrné úrovně		Hostitelský systém		Karta
Parametr	Podmínky	Min	Max	
V_{IH}	$V_{CC} = 5\text{ V}$ 5% $V_0 = 0\text{ V}$	2,0 V	$V_{CC} + 5\text{ V}$	TTL
V_{IL}	$V_{CC} = 5\text{ V}$ 5% $V_0 = 0\text{ V}$	$V_0 - 0,5\text{ V}$	0,8 V	TTL
V_{OH}	$V_{CC} = 5\text{ V}$ 5% $V_0 = 0\text{ V}$	2,4 V	V_{CC}	TTL
V_{OL}	$V_{CC} = 5\text{ V}$ 5% $V_0 = 0\text{ V}$	V_0	0,4 V	TTL

Podpora hostitelského systému pro překrývání oken I/O adres, jak ji definuje 4.9.3.2 je volitelná. Moduly musí používat nezávislé okno I/O adresy o velikosti 4 bytů.

Příloha A, článek A.5.6 se nahradí následujícím:

A.5.6 Specifikace metaformátu

Tento článek definuje minimální soubor uspořádaných n-tic, které musí společně rozhraní mít ve své informační struktuře karty. Je to také minimální soubor, který hostitelský systém potřebuje být schopen rozpoznávat.

Použijí se pouze kapitoly 1, 2 a 3 z [8].

Následující n-tice jsou minimálním souborem používaným moduly společného rozhraní a jsou to pouze soubory vyžadující, aby byly rozpoznány hostitelským systémem. Jimi tvořený řetěz n-tic musí být první v paměti atributů a v tomto uspořádání mohou být následovány dalšími, které nevyžadují, aby je hostitelský systém rozpoznal. Hostitelský systém musí také brát v úvahu možnost, že po nich mohou následovat jiné n-tice. Řetěz musí být ukončen n-ticí CISTPL_NOLINK. Všechny články, které jsou zde zmíněny, jsou články [8].

- 1 CISTPL_DEVICE: je kódováno podle 3.2.2 a 3.2.4.
- 2 CISTPL_DEVICE_A: je kódováno podle 3.2.2 a 3.2.4.
- 3 CISTPL_DEVICE_OC: je kódováno podle 3.2.3 a 3.2.4.
- 4 CISTPL_DEVICE_OA: je kódováno podle 3.2.3 a 3.2.4.
- 5 CISTPL_VERS_1: TPLLV1_MAJOR = 05h; TPLLV1_MINOR = 00h; ostatní pole jsou definovaná výrobcem modulu podle 3.2.10.
- 6 CISTPL_MANFID: je definován výrobcem modulu podle 3.2.9.
- 7 CISTPL_CONFIG: je definován výrobcem podle 3.3.4. Základní adresa configuračního registru nesmí být větší než FFEh. Musí být subn-ticí v poli TPCC_SBTPL, viz 3.3.4.5. V této subn-tici musí STCI_IFN obsahovat ID číslo 0241h vyslané PCMCIA pro tuto třídu modulu a STCI_STR musí obsahovat jednoduchý řetězec 'DVB_CI_V1.00'. Hodnota STCI_IFN specificky udává, že jde o modul společného rozhraní DVB. Řetězec STCI_STR udává číslo verze. Posledních 5 znaků tohoto řetězce bude vždy 'Vx.xx', kde x je číslice a bude udávat specifikaci verze již modul vyhovuje.
- 8 CISTPL_CFTABLE_ENTRY: je definován podle 3.3.2. Moduly musí podporovat alespoň jeden z nich. Pro první vstup TPCE_INDX má nastaveny oba bity 6 (Standardní) a 7 (Interface). Číslo vstupní konfigurace může být libovolná vyhovující hodnota, jiná než nula. TPCE_IF = 04h indikuje rozhraní zákazníka 0. TPCE_FS musí indikovat přítomnost obou konfigurací vstupů, I/O a IRQ. TPCE_IO je 1bytové pole s hodnotou 22h, viz 3.3.2.6. Informace znamená: 2 řádky adresy jsou modulem dekódovány a používají pouze 8bitový přístup. Vstup konfigurace napájení, vyžadovaný A.5.5.10 této specifikace musí sledovat specifikaci PC karty [8]. TPCE_IR je rovno 20h - viz 3.3.2.7. Informace znamená: požadavky přerušení jsou módem vstupní úrovně na kontaktu požadavku přerušení a tento kontakt může zůstat na aktivní nízké úrovni, dokud se udržuje přerušení a byty 2 a 3 informace TPCE_IR se nepřenáší. Vstup CFtable také obsahuje dvě následující subn-tice:
- 9 STCE_EV: viz 3.3.2.10.1. Je přítomen pouze název systému 'DVB_HOST'.
- 10 STCE_PD: viz 3.3.2.10.2. Je přítomen pouze název fyzického zařízení 'DVB_CI_MODULE'.
- 11 CISTPL_END: hodnota FFh. Obsahuje-li modul CA další n-tice, doplňující ty, které jsou definovány výše, potom ty budou přicházet před CISTPL_END.

U p o z o r n ě n í : Změny a doplňky, jakož i zprávy o nově vydaných normách jsou uveřejňovány ve Věstníku Úřadu pro technickou normalizaci, metrologii a státní zkušebnictví.

ČSN EN 50221 OPRAVA 1

Vydal a vytiskl ČESKÝ NORMALIZAČNÍ INSTITUT, Praha

Rok vydání 2000, 8 stran

Distribuce: Český normalizační institut, Hornoměřolupská 40, 102 04 Praha 10

59989 Cenová skupina 408

